

Metallic wiring board

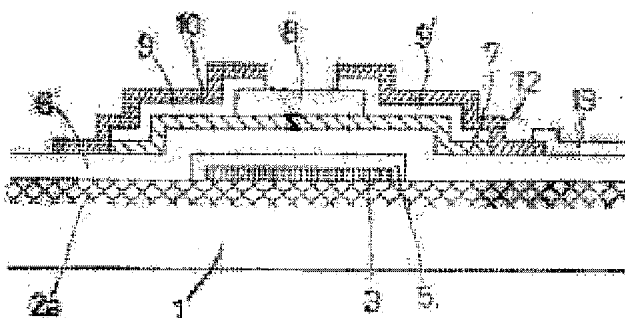
Patent number: JP5341324 (A)
Publication date: 1993-12-24
Inventor(s): GOTO MASAHITO; MORIMOTO HIROSHI; SHIMADA YASUNORI; NAGAYASU TAKAYOSHI; HIRATA TSUGUYOSHI; HIBINO YOSHITAKA; YAMAMOTO TOMOHIKO +
Applicant(s): SHARP KK +
Classification:
- international: C23C14/02; C23C14/18; G02F1/13; G02F1/1333; G02F1/1343; G02F1/136; G02F1/1362; G02F1/1368; H01L21/48; H01L23/15; H01L29/49; H01L29/786; C23C14/02; C23C14/18; G02F1/13; H01L21/02; H01L23/12; H01L29/40; H01L29/66; (IPC1-7): G02F1/13; G02F1/1333; G02F1/1343; G02F1/136
- european: C23C14/02A2; G02F1/1343B; G02F1/1362W; H01L21/48C4; H01L23/15; H01L29/49B; H01L29/786A
Application number: JP19920209299 19920805
Priority number(s): JP19920209299 19920805; JP19920084222 19920406; US19950408976 19950323

Also published as:

JP2823178 (B2)
US5434363 (A)

Abstract of JP 5341324 (A)

PURPOSE:To improve the image grade of the display device by preventing the degradation in the insulation characteristic of a metallic wiring substrate and further by the lower resistance of metallic wirings. **CONSTITUTION:**The infiltration of Ta ions or Nb ions, etc., into the substrate 1 or substrate protective film into which N is incorporated does not arise in the stage for forming the metallic wirings 3 by using Ta or Nb on the substrate 1 or the substrate protective film and anodizing the surfaces on these metallic wirings 3. N is doped into the substrate 1 or the substrate protective film and a Ta layer is formed by sputtering thereon.; The sputtering method has the characteristic that the material in the substrate 1 intrude into the film formed in the initial stage of deposition and, therefore, the doped N intrudes into the Ta film and alpha-Ta is thinly formed at the boundary with the substrate 1 or the substrate protective film. The Ta layer to be deposited on the upper layer of the alpha-Ta layer grows epitaxially to the alpha-Ta and since this layer does not contain the impurities, the Ta film of the relatively low specific resistance is formed.



Data supplied from the **espacenet** database — Worldwide

(19)日本国特許庁 (J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-341324

(43)公開日 平成5年(1993)12月24日

(51)Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 2 F	1/136	5 0 0	9018-2K	
	1/13	1 0 1	7348-2K	
	1/1333	5 0 5	9225-2K	
	1/1343		9018-2K	

審査請求 未請求 請求項の数 8 (全 10 頁)

(21)出願番号 特願平4-209299

(22)出願日 平成4年(1992)8月5日

(31)優先権主張番号 特願平4-84222

(32)優先日 平4(1992)4月6日

(33)優先権主張国 日本 (J P)

(71)出願人 000005049

シャープ株式会社

大阪府大阪市阿倍野区長池町22番22号

(72)発明者 後藤 政仁

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 森本 弘

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(72)発明者 島田 康憲

大阪府大阪市阿倍野区長池町22番22号 シ

ャープ株式会社内

(74)代理人 弁理士 山本 秀策

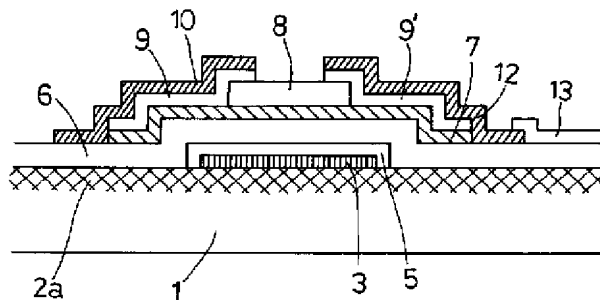
最終頁に続く

(54)【発明の名称】 金属配線基板及びその製造方法

(57)【要約】

【目的】 金属配線基板の絶縁性の低下を防止することにより、更には金属配線の低抵抗化により、表示装置の画像品位を向上させる。

【構成】 Nが含まれる基板1上又は基板保護膜上に、Ta又はNbを用いて金属配線3を形成し、その金属配線3の上表面を陽極酸化する工程に於ては、基板1又は基板保護膜へTaイオン又はNbイオンなどが侵入しない。基板1又は基板保護膜にNをドープリ、その上にTa層をスパッタリング法により形成する。スパッタリング法は、被着の初期段階に於て形成される膜の中に基板1内の物質が混入するという特徴をもつため、ドープリしたNがTa膜内に入り込み、基板1又は基板保護膜との界面に於て薄く α -Taが形成される。 α -Ta層の上層に被着するTa層はエピタキシャル的に成長して α -Taとなり、しかも不純物を含まないので低比抵抗なTa膜となる。



【特許請求の範囲】

【請求項1】 基板と、該基板上に配設された金属配線とを有する金属配線基板において、

少なくとも該金属配線が形成される該基板表層部を含む部分にNが含有されており、該金属配線がTaをスパッタリング法により被着することによって形成された金属配線基板。

【請求項2】 基板と、該基板上に形成された基板保護膜と、該基板保護膜上に配設された金属配線とを有する金属配線基板において、

少なくとも該金属配線が形成される該基板保護膜表層部を含む部分にNが含有されており、該金属配線が、Taをスパッタリング法により被着することによって形成された金属配線基板。

【請求項3】 基板と、該基板上に配設された金属配線とを有する金属配線基板において、

少なくとも該金属配線が形成される該基板表層部にNが含有されていると共に、該Nを含有する基板表層部にTa及びNbのうちの1つを主成分とする金属からなる金属配線が形成され、更に、該金属配線の少なくとも一部分が陽極酸化されている金属配線基板。

【請求項4】 基板の表面の一部又は全部にNを注入する工程と、

該基板のNを注入した面にTa及びNbのうちの1つを主成分とする金属膜をスパッタリング法により形成し、パターンニングして金属配線を形成する工程と、該金属配線の表面を陽極酸化して絶縁膜を形成する工程とを含む金属配線基板の製造方法。

【請求項5】 基板と、該基板上に形成された基板保護膜と、該基板保護膜上に配設された金属配線とを有する金属配線基板において、

少なくとも該金属配線が形成される該基板保護膜表層部にNが含有されていると共に、該Nを含有する基板保護膜表層部にTa及びNbのうちの1つを主成分とする金属からなる金属配線が形成され、更に、該金属配線の少なくとも一部分が陽極酸化されている金属配線基板。

【請求項6】 前記基板保護膜が、 SiO_2 、 SiN_x 及び Ta_2O_5 のうちの1つを主成分とする金属からなる請求項2又は5に記載の金属配線基板。

【請求項7】 基板上に SiO_2 、 SiN_x 及び Ta_2O_5 のうちの1つを主成分とする金属からなり、表面の一部又は全部にNが注入された基板保護膜を形成する工程と、

該基板保護膜のNを注入した面にTa及びNbのうちの1つを主成分とする金属膜をスパッタリング法により形成し、パターンニングして金属配線を形成する工程と、該金属配線の表面を陽極酸化して絶縁膜を形成する工程とを含む金属配線基板の製造方法。

【請求項8】 前記基板保護膜は、 Ta_2O_5 のうちの1つを主成分とし、Nを含んだガスを用いたスパッタリン

グ法により比抵抗が $220\mu\Omega\text{cm}$ 以下のTa膜を形成し、該Ta膜を熱酸化して Ta_2O_5 となされた請求項7に記載の金属配線基板の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、アクティブマトリクス型液晶表示装置等に用いられるアクティブマトリクス基板を構成する金属配線基板に関する。

【0002】

【従来の技術】近年、フラットパネルディスプレイの研究開発が非常に活発に行われている。それはフラットパネルディスプレイがCRT(cathode ray tube)に比べて薄型・軽量という特徴を備えた次世代の表示装置として注目されており、ワープロやパソコンなどへの応用も盛んだからである。そのフラットパネルディスプレイの一つである液晶表示装置は低消費電力であり且つ自発光でないので、カラー化に有利であることから最近の研究開発の主力におかれている。とりわけ薄膜トランジスタ(以下TFTと略す)アレイを用いたアクティブマトリクス駆動方式の液晶表示装置は、液晶の応答速度が速く、表示品位が高いなどの利点を持っている。特に、アモルファスシリコン(以下a-Siと略す)を用いたTFTは低温成膜ができるので、表示装置の大画面化、高精細化、低価格化が可能であるとみられ、その技術開発動向が大いに注目されている。

【0003】図13に従来例のTFTの平面図を示す。図14は図13のTFTのB-B'線による断面図である。このTFTは、透明な絶縁基板としてのガラス基板101上に縦横に配線された信号線となるソース配線111と走査線となるゲート配線104の交差する部分に形成されており、液晶表示装置のスイッチング素子として働いている。

【0004】このTFTは、図13及び図14に示すように、最下層であるガラス基板101上に、ゲート配線104が形成されていると共に、ゲート配線104から分岐して、このTFTのゲート電極103が形成されている。更にこのゲート配線104及びゲート電極103の表面に第1の絶縁膜105が形成されている。

【0005】このような状態のガラス基板101上全面にわたって、 SiN_x を材料とする第2の絶縁膜106が形成されており、この第2の絶縁膜106上に、ゲート電極103の形成位置を覆うようにa-Siからなる半導体層107が被着され、その半導体層107の上面中央に SiN_x からなる第3の絶縁膜108が形成されている。この第3の絶縁膜108の両端及び半導体層107を覆うようにP(リン)をドーピングしたa-Siからなる半導体層109、109'が積層されている。

【0006】更に、第2の絶縁膜106上に、Mo(モリブデン)、Ti(チタン)等の金属材料からなるソース配線111が形成され、そのソース配線111から分

岐したソース電極110が、半導体層109全面と第2の絶縁膜106の一部を覆うように形成されている。半導体層109'全面と第2の絶縁膜106の一部を覆うように、ソース配線111と同材料でドレイン電極112が形成されており、このドレイン電極112に接するように、第2の絶縁膜106上に酸化インジウムなどからなる透明の絵素電極113が形成されている。

【0007】上述のような構造を持つTFTは次のようにして製造される。

【0008】先ず、ガラス基板101上にスパッタリングによりTa(タンタル)膜を被着した後、パターンニングしてゲート電極103とゲート配線104とを形成し、このゲート電極103とゲート配線104との表面を陽極酸化することで、第1の絶縁膜105を形成する。更に、この第1の絶縁膜105とガラス基板101を覆うように、プラズマCVD法によりSiN_xを被着して、第2の絶縁膜106を形成する。

【0009】次に、第2の絶縁膜106の上表面におけるゲート電極103の上方部分に、半導体層107及びSiN_xからなる第3の絶縁膜108をこの順にプラズマCVD法で積層形成した後、上記第3の絶縁膜108の両端及び半導体層107を覆うように、半導体層109、109'を被着する。

【0010】最後に、上記半導体層109と第2の絶縁膜106の一部を覆うように、Mo、Ti等の金属を被着してソース電極110を形成すると共に、このソース電極110に連なるソース配線111を形成する。一方、半導体層109'と第2の絶縁膜106の一部を覆うようにドレイン電極112を形成し、次いで、第2の絶縁膜106上にドレイン電極112に接するように酸化インジウムなどを被着して透明の絵素電極113を形成する。尚、上記半導体層109、109'は、半導体層107とソース電極110及びドレイン電極112との間でオーミックコンタクトをとるために形成している。

【0011】

【発明が解決しようとする課題】金属配線であるゲート配線104とソース配線111、及びゲート配線104とドレイン電極112との間の絶縁性を高めるために上述のように陽極酸化膜を形成する方法がある。この方法では、製造工程が複雑にならず、歩留りを低下させずに第1の絶縁膜105を作製できる。ところが、陽極酸化工程において、通電エージングを行うことにより、第1の絶縁膜105との界面付近で基板101の絶縁性が低下し、その結果、液晶表示装置の点欠陥不良を招いて、画像の品質を低下させることが分かっている。この問題は基板上に基板保護膜を設ける場合も同様で、基板保護膜上に形成するゲート配線及びゲート電極を陽極酸化する際に基板保護膜の絶縁性が低下する。

【0012】ところで、時代の要請に応じて、液晶表示

装置の大画面化、高精細化などを考える上で重要な要素の一つに金属配線の低抵抗化がある。金属配線材料が低抵抗であれば、金属配線を細く且つ長くできるので、画素をより小さく且つより長く配列できるからである。

【0013】金属配線として、従来は上述のように、TaやTi等の各種金属膜が用いられているが、このような材料を使用しても従来の製造方法では金属膜の低抵抗化に限度があった。その理由をTaについて説明する。

【0014】Taには2種類の結晶構造があり、1つは正方格子であり、他の一つは体心立方格子である。正方格子構造を有するTaは β -Taと呼ばれ、その薄膜の固有抵抗 ρ は $170 \sim 200 \mu\Omega\text{cm}$ である。一方、体心立方格子構造を有するTaは α -Taと呼ばれ、その薄膜の固有抵抗 ρ は $13 \sim 15 \mu\Omega\text{cm}$ である。そこで、Ta膜の低抵抗化を図るためには、 α -Taを形成できればよいことがわかる。一般にTaの薄膜はほとんどが β -Taとなるが、成膜時に、例えばNを微量混入させることによって α -Taを形成する方法がよく知られている。しかし、混入したNは同時に不純物としてはたらくのでTa膜の低抵抗化におのずと限界を与え、この方法により得られるTa膜の比抵抗は $60 \sim 100 \mu\Omega\text{cm}$ となっている。

【0015】この様に、比抵抗の大きい金属配線を使用して、例えば高精細化を図るために画素を小さくすると、金属配線を細くすることができないので画素の面積中に金属配線の面積が占める比率が大きくなり、表示画像が暗くなる。即ち、画像の品質が低下する。

【0016】本発明は、このような従来技術の課題を解決するものであり、基板及び基板保護膜の絶縁性の低下を防止し表示装置の点欠陥を低減することによって、或は金属配線の低抵抗化を図ることによって、表示装置の画質の向上を可能にする金属配線基板を提供することを目的とする。

【0017】

【課題を解決するための手段】本発明の金属配線基板は、基板と、該基板上に配設された金属配線とを有する金属配線基板において、少なくとも該金属配線が形成される該基板表層部を含む部分にNが含有されており、該金属配線がTaをスパッタリング法により被着することによって形成されており、そのことによって、上記目的が達成される。

【0018】本発明の金属配線基板は、基板と、該基板上に形成された基板保護膜と、該基板保護膜上に配設された金属配線とを有する金属配線基板において、少なくとも該金属配線が形成される該基板保護膜表層部を含む部分にNが含有されており、該金属配線が、Taをスパッタリング法により被着することによって形成されており、そのことによって、上記目的が達成される。

【0019】又、本発明の金属配線基板は、基板と、該

基板上に配設された金属配線とを有する金属配線基板において、少なくとも該金属配線が形成される該基板表層部にNが含有されていると共に、該Nを含有する基板表層部にTa及びNbのうちの1つを主成分とする金属からなる金属配線が形成され、更に、該金属配線の少なくとも一部分が陽極酸化されており、そのことによって、上記目的が達成される。

【0020】本発明の金属配線基板の製造方法は、基板の表面の一部又は全部にNを注入する工程と、該基板のNを注入した面にTa及びNbのうちの1つを主成分とする金属膜をスパッタリング法により形成し、パターンニングして金属配線を形成する工程と、該金属配線の表面を陽極酸化して絶縁膜を形成する工程とを含んでおり、そのことによって、上記目的が達成される。

【0021】本発明の金属配線基板は、基板と、該基板上に形成された基板保護膜と、該基板保護膜上に配設された金属配線とを有する金属配線基板において、少なくとも該金属配線が形成される該基板保護膜表層部にNが含有されていると共に、該Nを含有する基板保護膜表層部にTa及びNbのうちの1つを主成分とする金属からなる金属配線が形成され、更に、該金属配線の少なくとも一部分が陽極酸化されており、そのことによって、上記目的が達成される。

【0022】前記基板保護膜が、 SiO_2 、 SiN_x 及び Ta_2O_5 のうちの1つを主成分とする金属からなっているもよい。

【0023】本発明の金属配線基板の製造方法は、基板上に SiO_2 、 SiN_x 及び Ta_2O_5 のうちの1つを主成分とする金属からなり、表面の一部又は全部にNが注入された基板保護膜を形成する工程と、該基板保護膜のNを注入した面にTa及びNbのうちの1つを主成分とする金属膜をスパッタリング法により形成し、パターンニングして金属配線を形成する工程と、該金属配線の表面を陽極酸化して絶縁膜を形成する工程とを含んでおり、そのことによって、上記目的が達成される。

【0024】前記基板保護膜は、 Ta_2O_5 のうちの1つを主成分とし、Nを含んだガスをを用いたスパッタリング法により比抵抗が $220\mu\Omega\text{cm}$ 以下のTa膜を形成し、該Ta膜を熱酸化して Ta_2O_5 となされてもよい。

【0025】

【作用】Nが含まれる基板上又は基板保護膜上に、Ta又はNbを用いて金属配線を形成し、その金属配線の上表面を陽極酸化する工程に於ては、基板又は基板保護膜へTaイオン又はNbイオンなどが侵入しない。

【0026】また、本発明では基板又は基板保護膜にNをドーピングし、その上にTa層をスパッタリング法により形成する。スパッタリング法は、被着の初期段階に於て形成される膜の中に基板内の物質が混入するという特徴をもつため、ドーピングしたNがTa膜内に入り込み、基板又は基板保護膜との界面に於て薄く $\alpha\text{-Ta}$ が形成され

る。 $\alpha\text{-Ta}$ 層の上層に被着するTa層はエピタキシャル的に成長して $\alpha\text{-Ta}$ となり、しかも不純物を含まないもので比抵抗が約 $25\mu\Omega\text{cm}$ のTa膜となる。

【0027】

【実施例】本発明を実施例について以下に説明する。

【0028】＜第1実施例＞図1は本実施例の金属配線基板を用いたTFTの平面図であり、図2は図1のTFTのA-A'線による断面図である。

【0029】このTFTは、透明な絶縁性基板としてのガラス基板1上に縦横に配線されたソース配線11とゲート配線4の交差する部分に形成されており、液晶表示装置のスイッチング素子として働いている。

【0030】このTFTは、図1及び図2に示すように、最下層であるガラス基板1の表面にNがドーピングされたNドーピング層2aが形成され、このNドーピング層2aの上に、Taからなるゲート配線4が形成されている。このゲート配線4は分岐したゲート電極3を有している。更に、このゲート配線4（ゲート電極3を含む）の上表面に第1の絶縁膜5が形成されている。本実施例の金属配線基板は、Nドーピング層2aを有するガラス基板1、ゲート配線4（ゲート電極3を含む）及び第1の絶縁膜5から構成される。

【0031】この金属配線基板上全面にわたって、 SiN_x を材料とする第2の絶縁膜6が形成されており、この第2の絶縁膜6の上表面におけるゲート電極3の上方部分に $\alpha\text{-Si}$ からなる半導体層7が被着され、その半導体層7の上面中央に SiN_x からなる第3の絶縁膜8が形成されている。この第3の絶縁膜8の両端部及び半導体層7を覆うようにPをドーピングした $\alpha\text{-Si}$ 半導体層9、9'が積層されている。

【0032】更に、第2の絶縁膜6上に、Moからなるソース配線11が形成され、そのソース配線11から分岐したソース電極10が、半導体層9全面と第2の絶縁膜6の一部を覆うように形成されている。半導体層9'全面と第2の絶縁膜6の一部を覆うように、ソース配線11と同材料でドレイン電極12が形成されており、このドレイン電極12に接するように、第2の絶縁膜6上に酸化インジウムからなる透明の絵素電極32が形成されている。

【0033】図3は上述のような構造を持つTFTの製造工程を示す図である。図3を参照にしながら、本実施例の金属配線基板を用いたTFTの製造方法を述べる。

【0034】先ず、図3(a)に示すように、ガラス基板1の表面にイオンドーピング法又はプラズマドーピング法によりNを打ち込み、Nドーピング層2aを形成する。

【0035】次に、図3(b)に示すように、上記ガラス基板1にスパッタリング法により、例えば3000オングストロームの厚みのTa膜又はNb膜を被着する。このTa層又はNb層の表面をホトレジスト膜からなるマスクで覆ってエッチングを行い、図1に示すようなパ

ターンのゲート配線4（ゲート電極3を含む）を形成する。

【0036】その後、図3（c）に示すように、ゲート配線4（ゲート電極3を含む）の上表面を陽極酸化して第1の絶縁膜5を形成することによって、金属配線基板を得る。

【0037】次に、図3（d）に示すように、この金属配線基板の表面に、スパッタリング法又はプラズマCVD法により、例えば3000オングストロームの厚みで SiN_x 膜を全面にわたって被着して第2の絶縁膜6を形成する。この状態の金属配線基板上全面にわたって、プラズマCVD法により半導体層7となる、例えば3000オングストロームの厚みの $\alpha\text{-Si}$ 層及び、第3の絶縁膜8となる、例えば300オングストロームの厚みの SiN_x 膜を連続的に被着する。その後、ホトエッチングにより上記第3の絶縁膜8を図3（d）に示すようなパターンに形成する。

【0038】次に、この状態の基板全面にわたって、プラズマCVD法によりPをドーブした $\alpha\text{-Si}$ を、例えば1000オングストロームの厚みで被着する。その後、ホトエッチングにより、図3（e）に示すように、上記 $\alpha\text{-Si}$ 層とPドーブ $\alpha\text{-Si}$ 層の両側部を除去して、半導体層7及び半導体層9、9'を形成する。

【0039】更に、スパッタリング法によって、例えば3000オングストロームの厚みでMoを被着してMo層を形成する。このMo層及び半導体層9、9'の中央部等をホトエッチングによって除去して、図1及び図3（f）に示すように半導体層9と第2の絶縁膜6の一部を覆うようにソース電極10及びこのソース電極10に連なるソース配線11を形成する一方、半導体層9'と第2の絶縁膜6の一部を覆うようにドレイン電極12を形成する。

【0040】最後に、図3（g）に示すように、絶縁膜6上にドレイン電極12と一部重なるように、酸化インジウム膜を、例えば1000オングストロームの厚みでスパッタリング法によって被着した後、ホトエッチングにより絵素電極13を形成する。この様にして、本実施例の金属配線基板を用いたTFTが得られる。

【0041】本実施例の金属配線基板におけるガラス基板1はNドーブ層2aを有しているため、ゲート配線4（ゲート電極3を含む）の表面を陽極酸化するときに、ガラス基板1へTaイオン或はNbイオンなどが侵入するのを防ぎ、ガラス基板1の絶縁性の低下を防ぐことができる。その結果、エージングにおける液晶表示装置の点欠陥発生を防止できるので、表示画像の品質を向上させ、液晶表示装置の信頼性を向上させることができる。

【0042】金属配線材料としてTaを用いた場合は、上述のようにNドーブ層2aの表面にTaをスパッタリング法により被着される初期段階に於て、ガラス基板1表面のNドーブ層2aよりTa膜中にNが自動的にドー

ピングされて $\alpha\text{-Ta}$ 層が薄く形成される。その後、この $\alpha\text{-Ta}$ 層上に形成されるTa層はエピタキシャル的に成長して $\alpha\text{-Ta}$ となり、且つ不純物を含まない。また、Taのみでゲート配線4（ゲート電極3を含む）を形成しているため、本実施例のように陽極酸化法を用いて絶縁膜を形成することができ、製造工程が複雑化しない。このように低比抵抗な金属配線を用いれば、液晶表示装置において高精細化を行うために画素を小さくしても、それに伴って金属配線を細くすることが出来るので、画像の品質を維持できる。又、従来と同じ抵抗値で金属配線を長くすることが出来るので、表示画面の大型化もできる。

【0043】＜第2実施例＞図4は本実施例の金属配線基板を用いたTFTを示す平面図であり、図5は図4のTFTのA-A'線による断面図であり、図6は図4のTFTの製造工程を示す図である。

【0044】このTFTは、図4及び図5に示すように、最下層である絶縁性基板としてのガラス基板1上に、基板保護膜2bが形成され、この基板保護膜2bの表面にNがドーブされたNドーブ層2cが形成されている。更に、このNドーブ層2cの上に、Ta又はNbからなるゲート配線4（ゲート電極3を含む）が配設され、ゲート配線4（ゲート電極3を含む）上に第1の絶縁膜5が形成されている。本実施例の金属配線基板は、ガラス基板1、Nドーブ層2cを有する基板保護膜2b、ゲート配線4（ゲート電極3を含む）及び第1の絶縁膜5から構成される。TFTを構成する他の部分は金属配線基板上に第1実施例と同様に形成されている。

【0045】上記TFTの製造方法は、図6に示すように、先ず、ガラス基板1の表面に SiO_2 、 SiN_x 又は Ta_2O_5 膜を形成して基板保護膜2bとし、この基板保護膜2bの表面にイオンドーピング法又はプラズマドーピング法によりNを打ち込み、Nドーブ層2cを形成する。このNドーブ層2cの上にゲート配線4（ゲート電極3を含む）以下を第1実施例と同様に形成する。

【0046】本発明の金属配線基板はNドーブ層2cを有するので、ゲート配線4（ゲート電極3を含む）の上表面を陽極酸化するときに、基板保護膜2bへTaイオン或はNbイオンなどが侵入するのを防ぎ、基板保護膜2bの絶縁性の低下を防ぐことができる。その結果、エージングにおける液晶表示装置の点欠陥発生を防止でき、第1実施例と同様の効果が得られる。

【0047】金属配線材料にTaを用いた場合は、このTFTの製造工程におけるNドーブ層2cの表面にスパッタリング法によってTaを被着させる初期段階に於て、基板保護膜2b表面のNドーブ層2cよりTa膜中にNが自動的にドーピングされて $\alpha\text{-Ta}$ 層が薄く形成される。この $\alpha\text{-Ta}$ 層上に形成されるTa層は、第1実施例と同様にエピタキシャル的に成長して $\alpha\text{-Ta}$ となり、且つ不純物を含まない。よって、製造工程が複雑

化することなく、低比抵抗なゲート配線4（ゲート電極3を含む）が得られ、第1実施例と同様の効果が得られる。

【0048】＜第3実施例＞図7は本実施例の金属配線基板を用いたTFTを示す平面図であり、図8は図7のTFTのA-A'線による断面図である。

【0049】このTFTは、図7及び図8に示すように、最下層である絶縁性基板としてのガラス基板1上に、Nを含んだ基板保護膜2dが形成されている。この基板保護膜2dの上に、Ta又はNbからなるゲート配線4（ゲート電極3を含む）が配設され、ゲート配線4（ゲート電極3を含む）上に第1の絶縁膜5が形成されている。本実施例の金属配線基板は、ガラス基板1、基板保護膜2d、ゲート配線4（ゲート電極3を含む）及び第1の絶縁膜5から構成される。TFTを構成する他の部分は金属配線基板上に第1実施例と同様に形成されている。

【0050】上記TFTの製造方法は、先ず、ガラス基板1の表面に、Nを含んだ SiO_2 、 SiN_x 又は Ta_2O_5 からなる基板保護膜2dを形成した後、この基板保護膜2dの上にゲート配線4（ゲート電極3を含む）以下を第1実施例同様に形成する。

【0051】本実施例の金属配線基板の基板保護膜2dはNを含んでいるので、ゲート配線4（ゲート電極3を含む）の表面を陽極酸化するとき、基板保護膜2dへTaイオン或はNbイオンなどが侵入するのを防ぎ、基板保護膜2dの絶縁性の低下を防ぐことができる。その結果、上記第1及び第2実施例と同様の効果が得られる。

【0052】金属配線材料にTaを用いた場合は、製造工程に於て、Nを含んだ基板保護膜2dの表面にTaをスパッタリング法によって被着させる初期段階に、基板保護膜2dのNが自動的にドーピングされて α -Ta層が薄く形成される。この α -Ta層上に形成されるTa層はエピタキシャル的に成長して α -Taとなる。従って、第1実施例と同様に、製造工程が複雑化することなく、低比抵抗のゲート配線4（ゲート電極3を含む）が得られ、画像品質を維持したまま、液晶表示装置の大型化、及び高精細化を可能にする。

【0053】＜第4実施例＞本実施例は、第3実施例のTFTにおいて基板保護膜2dとしてNを含んだ Ta_2O_5 を用い場合であり、他の構造及び材料は全て第3実施例と同じである。

【0054】このTFTの製造方法の一例を示す。

【0055】先ず、ガラス基板1の表面に、例えばArによるスパッタリング法を用いて、500～2000オングストロームの厚さのTa膜を形成する。このスパッタリングの際にAr中に、分圧が約0.05Pa以下となるように N_2 を導入する。このようにして形成されたTa膜を500℃以上の温度で O_2 又は O_2 と N_2 との混

合物を用いて熱酸化して、基板保護膜2dである Ta_2O_5 を形成する。

【0056】次に、この様にして形成した Ta_2O_5 基板保護膜2d上にスパッタリング法により、例えば3000オングストロームのTa膜又はNb膜を被着した後、ゲート配線4（ゲート電極3を含む）にパターンニングする。このゲート配線4（ゲート電極3を含む）の上表面を陽極酸化して第1の絶縁膜5を形成する。

【0057】第2の絶縁膜以下は第1実施例と同様に製造する。

【0058】 N_2 を含んだArを用いてスパッタリング法によりTa膜を成膜する場合に、形成されるTa膜の比抵抗は図9に示すように変化することが知られている。更に、比抵抗の異なるTa膜を熱酸化して得られる Ta_2O_5 膜を基板保護膜2dとして、その上に形成されたゲート配線4（ゲート電極3を含む）となるTa膜を本実施例と同様の条件で陽極酸化すると、比抵抗が220 $\mu\Omega\text{cm}$ 以上のTa膜から得られる Ta_2O_5 基板保護膜2dは、基板保護膜2dの絶縁性が低下することが分かっている。

【0059】本実施例ではスパッタリングにおける N_2 の分圧が約0.05Pa以下であるので、成膜されるTa膜の比抵抗は220 $\mu\Omega\text{cm}$ より小さくなる。よって、本実施例の基板保護膜2dは、ゲート配線4（ゲート電極3を含む）を形成する際に行う陽極酸化においても絶縁性は低下しない。その結果、液晶表示装置において点欠陥の発生を防止し、表示画像の品質を向上できる。

【0060】＜第5実施例＞図10は本実施例の金属配線基板を用いたMIM（金属-絶縁体-金属）素子を示す平面図であり、図11は図10のB-B'線による断面図である。

【0061】このMIM素子は、透明な絶縁性基板としてのガラス基板21上にマトリクス状に配設され、液晶表示装置のスイッチング素子として働いている。

【0062】このMIM素子は、図10及び図11に示すように、最下層であるガラス基板21の表面にNをドーピングしてNドーピング層22aが形成され、このNドーピング層22aの上にTa又はNbからなる走査線24が形成されている。この走査線24は分岐したMIM素子の第1の電極23を有しており、この走査線24（第1の電極23を含む）の上表面には絶縁膜25が形成されている。本実施例の金属配線基板は、Nドーピング層22aを有するガラス基板21、走査線24（第1の電極23を含む）及び絶縁膜25から構成される。この金属配線基板上には、絶縁膜25を挟んで第1の電極23と一部重なるようにTi、Cr（クロム）、又はAl（アルミニウム）からなる第2の電極26が形成されている。更に、第2の電極26と接するように酸化インジウムなどからなる透明な絵素電極27が形成されている。

【0063】図12は上述のような構造を持つMIM素子の製造工程を示す図である。図12を参照して本実施例のMIM素子の製造方法を述べる。

【0064】先ず、図12(a)に示す様に、ガラス基板21の表面にイオンドーピング法又はプラズマドーピング法によりNを打ち込みNドーパ層22aを形成する。

【0065】次に、図12(b)に示すように、上記ガラス基板21にスパッタリング法により、例えば3000オングストロームの厚みのTa膜又はNb膜を被着する。このTa層又はNb層の表面をホトレジスト膜からなるマスクで覆ってエッチングを行い、図10に示すようなパターンの走査線24(第1の電極23を含む)を形成する。

【0066】その後、図12(c)に示すように、走査線24(第1の電極23を含む)の上表面を陽極酸化して絶縁膜25を形成する。

【0067】次に、図12(d)に示すように、スパッタリング法によって、例えば3000オングストロームの厚みでTi、Cr、又はAlを被着させ、第2の電極を形成する。

【0068】最後に、第2の電極26と一部重なるように酸化インジウム膜を、例えば1000オングストロームの厚みでスパッタリング法によって被着した後、絵素電極27を形成すれば、本実施例の金属配線基板を用いたMIM素子が得られる。

【0069】本実施例においても、第1実施例と同様の効果が得られる。

【0070】尚、本発明の金属配線基板は、上述の実施例に限られず、Ta又はNbを主成分とした金属材料を配線に用いた金属配線基板であれば、他の構造であってもよい。

【0071】

【発明の効果】以上の説明から明かなように、本発明の金属配線基板によれば、基板及び基板保護膜の絶縁性の低下を防止することによって表示装置の点欠陥を低減し、その結果、画像の品質を向上させ、液晶表示装置の高信頼化を図ることができる。又、金属配線材料としてTaを用いれば、従来通りの工程で金属配線の低抵抗化を図ることができ、表示装置における画像の品質を維持しつつ表示装置の大型化及び高精細化を可能にする。

【図面の簡単な説明】

【図1】第1実施例のTFTを示す平面図である。

【図2】図1のTFTのA-A'線による断面図である。

【図3】図1のTFTの製造工程を示す図である。

【図4】第2実施例のTFTを示す平面図である。

【図5】図4のTFTのA-A'線による断面図である。

【図6】図4のTFTの製造工程を示す図である。

【図7】第3実施例のTFTを示す平面図である。

【図8】図7のTFTのA-A'線による断面図である。

【図9】スパッタリングによるTaの成膜工程におけるAr中のN₂の分圧とTa膜の比抵抗の関係を表す図である。

【図10】第5実施例のMIM素子を示す平面図である。

【図11】図10のMIM素子のB-B'線による断面図である。

【図12】図10のMIM素子の製造工程を示す図である。

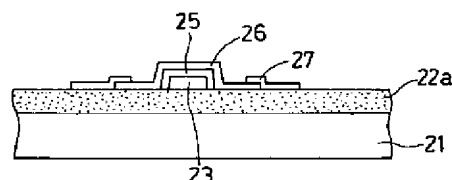
【図13】従来例のTFTの平面図である。

【図14】図13のTFTのC-C'線による断面図である。

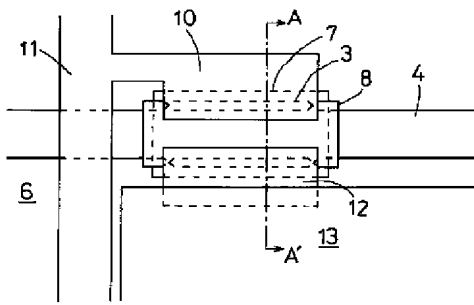
【符号の説明】

- 1 ガラス基板
- 2a Nドーパ層(ガラス基板表面)
- 2b 基板保護膜
- 2c Nドーパ層(基板保護膜表面)
- 2d Nを含む基板保護膜
- 3 ゲート電極
- 4 ゲート配線
- 5 第1の絶縁膜
- 6 第2の絶縁膜
- 7 半導体層(a-Si)
- 8 第3の絶縁膜
- 9、9' 半導体層(Pドーパ-Si)
- 10 ソース電極
- 11 ソース配線
- 12 ドレイン電極
- 13 絵素電極

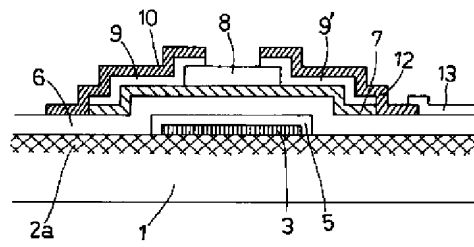
【図11】



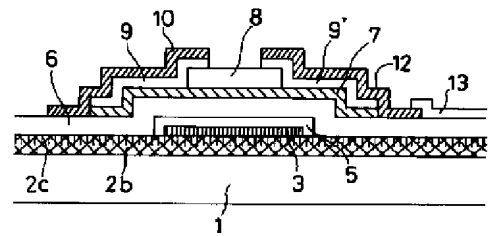
【図1】



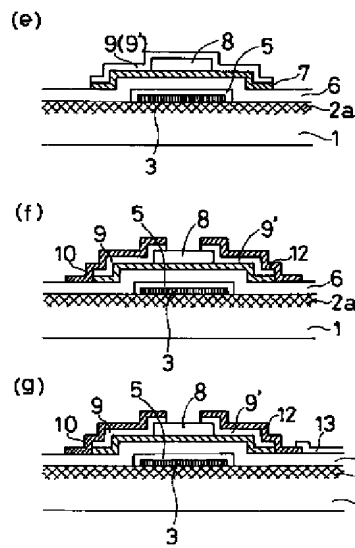
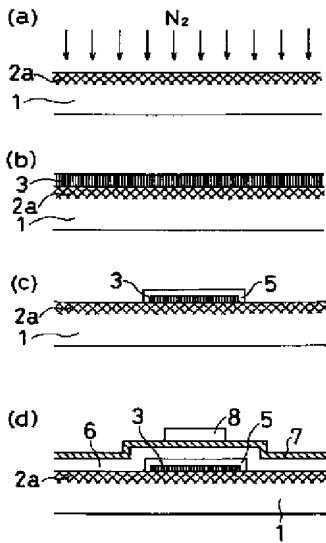
【図2】



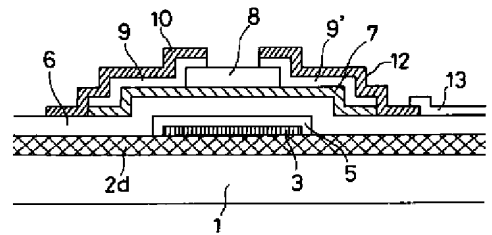
【図5】



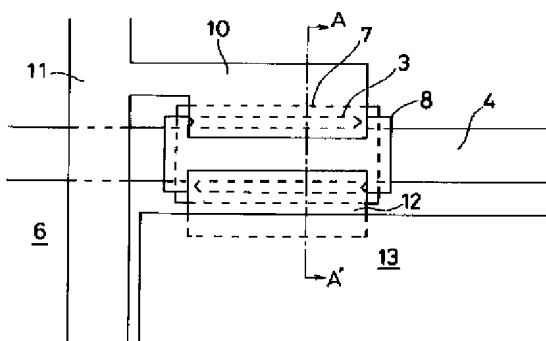
【図3】



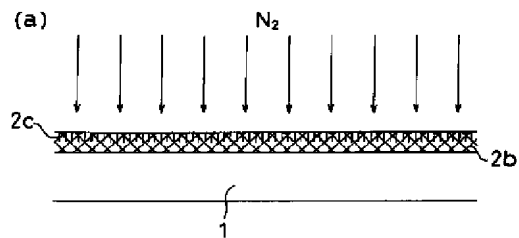
【図8】



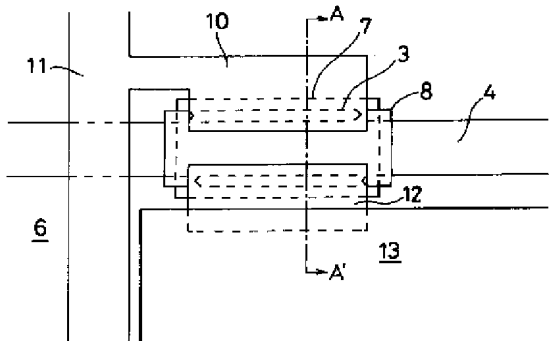
【図4】



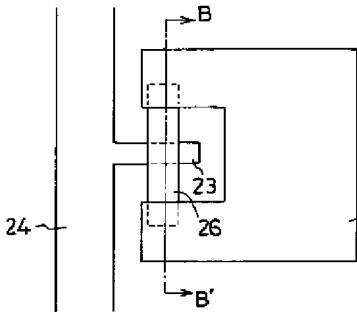
【図6】



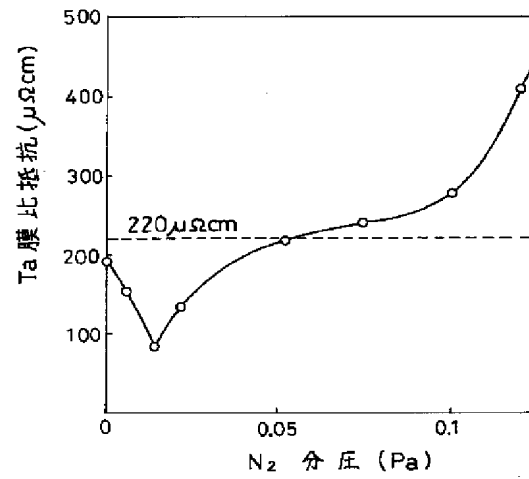
【図7】



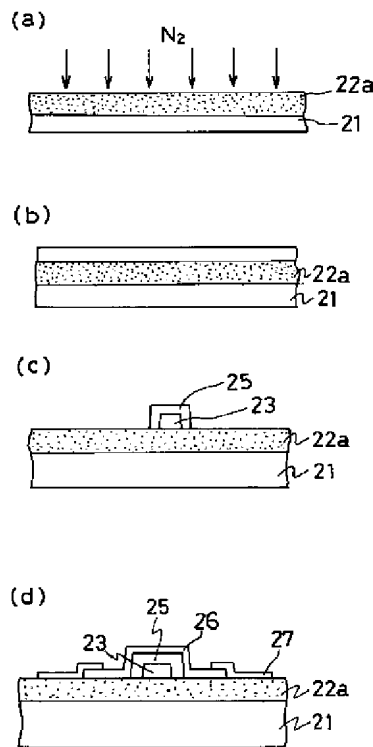
【図10】



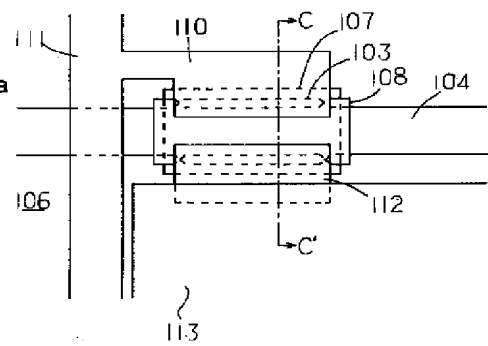
【図9】



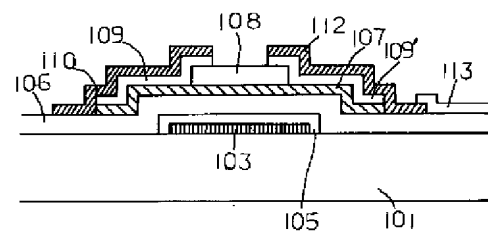
【図12】



【図13】



【図14】



フロントページの続き

(72)発明者 永安 孝好
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 平田 貢祥
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 日比野 吉高
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内

(72)発明者 山本 智彦
大阪府大阪市阿倍野区長池町22番22号 シ
ャープ株式会社内